

Opis przedmiotu

| | | |
|-------------------|-----------------|--|
| Kod przedmiotu | SYCZ | |
| Nazwa przedmiotu | Systemy cyfrowe | |
| Wersja przedmiotu | 2 | |

A. Usytuowanie przedmiotu w systemie studiów

| | | |
|----------------------------------|--|--|
| Poziom kształcenia | Studia I stopnia | |
| Forma i tryb prowadzenia studiów | Niestacjonarne zaoczne | |
| Kierunek studiów | Elektronika i Telekomunikacja | |
| Profil studiów | Profil ogólnoakademicki | |
| Specjalność | - | |
| Jednostka prowadząca | Wydział Elektroniki i Technik Informacyjnych | |
| Jednostka realizująca | Wydział Elektroniki i Technik Informacyjnych | |
| Koordinator przedmiotu | dr inż. Paweł Tomaszewicz | |

B. Ogólna charakterystyka przedmiotu

| | | |
|---|--|--|
| Blok przedmiotów | Inżynieria komputerowa | |
| Grupa przedmiotów | Przedmioty specjalności | |
| Status przedmiotu | Obowiązkowy | |
| Język prowadzenia zajęć | Polski | |
| Semestr nominalny | 7 | |
| Usytuowanie realizacji w roku akademickim | Semestr letni | |
| Wymagania wstępne | Podstawowe wiadomości z teorii układów logicznych - podstawowe wiadomości z techniki cyfrowej dotyczące bloków funkcjonalnych, specyfikacji oraz opisu działania | |
| Limit liczby studentów | 20 | |

C. Efekty kształcenia i sposób prowadzenia zajęć

| | | |
|--------------------------|--|---|
| Cel przedmiotu | Zapoznanie studentów z metodami syntezy i weryfikacji układów i systemów cyfrowych realizowanych w nowoczesnych strukturach FPLD/FPGA, a w szczególności opanowanie podstaw posługiwania się językami opisu sprzętu w komputerowych systemach projektowania układów cyfrowych. Zdobywanie umiejętności realizacji systemów cyfrowych w nowoczesnej technice FPLD/FPGA. | |
| Efekty kształcenia | Patrz tabela 43. | |
| Formy zajęć i ich wymiar | Wykład | 2 |

| | | |
|--|---|---|
| | Ćwiczenia | 1 |
| | Laboratorium | 0 |
| | Projekt | 1 |
| Treści kształcenia | Rola i znaczenie układów cyfrowych we współczesnej inżynierii komputerowej. Klasyfikacja układów cyfrowych. Cyfrowe bloki funkcjonalne. Synteza strukturalna. Zasady specyfikacji układów cyfrowych. Wprowadzenie do języka opisu sprzętu na przykładzie VerilogHDL. Układy programowalne. Komputerowe metody syntezy logicznej układów cyfrowych. Uniwersyteckie systemy syntezy logicznej. Przykłady projektowania. | |
| Metody oceny | ocenę wiedzy i umiejętności związanych z realizacją zadań projektowych, ocenę sprawozdań z realizacji projektu (poszczególnych zadań projektowych), - ocenę wiedzy i umiejętności wykazanych na egzaminie pisemnym o charakterze problemowym (na kolokwium i egzaminie student może korzystać z dowolnych materiałów dydaktycznych oraz komputera) oraz – w przypadkach wątpliwości co do oceny – na egzaminie ustnym | |
| Metody sprawdzania efektów kształcenia | Patrz tabela 43. | |
| Egzamin | Tak | |
| Literatura | Meyer-Baese U.: Digital Signal Processing with Field Programmable Gate Arrays, Springer Verlag, Berlin 2001. - Łuba T., Jasiński K., Zbierchowski B.: Programowalne układy przetwarzania sygnałów i informacji - technika cyfrowa w multimediami i kryptografii. Referat plenarny KST'2003, Przegląd Telekomunikacyjny i Wiadomości Telekomunikacyjne, zeszyt 8-9'2003. - Łuba T.(red.), Rawski M., Tomaszewicz P., Zbierchowski B.: Synteza układów cyfrowych, Wydawnictwa Komunikacji i Łączności, Warszawa 2003. - Łuba T.(red.), Rawski M., Tomaszewicz P., Zbierchowski B.: Programowalne układy przetwarzania informacji, Wydawnictwa Komunikacji i Łączności, Warszawa 2008. - Ashenden P.: Digital Design: An Embedded Systems Approach Using Verilog, MK, 2008. - Materiały w formie elektronicznej na stronie internetowej OKNO i ZPT IT | |
| Witryna www przedmiotu | https://red.okno.pw.edu.pl/witryna/home.php dostęp dla zalogowanych studentów | |
| D. Nakład pracy studenta | | |
| Liczba punktów ECTS | 6 | |
| Liczba godzin pracy studenta związanych z osiągnięciem efektów kształcenia | Studiowanie wykładów : 45 godz., - przygotowanie do kolejnych wykładów i realizacji projektu (przejrzenie materiałów z wykładu i dodatkowej literatury, próba rozwiązania miniproblemów sformułowanych na wykładzie): 20 godz. - udział w konsultacjach związanych z realizacją projektu: = 15 godz. (zakładamy, że student korzysta z 2-godz. konsultacji dotyczących zainstalowania, uruchomienia i korzystania z oprogramowania wspomagającego projektowanie, a ponadto z konsultacji w semestrze za pomocą emaila), - realizacja zadań projektowych: 50 godz. (obejmuje także zainstalowanie oprogramowania i opanowanie umiejętności wykorzystania go do realizacji projektu oraz przygotowanie kolejnych sprawozdań), - przygotowanie do egzaminu (rozwiązanie zadań przedegzaminacyjnych, udział w konsultacjach przedegzaminacyjnych) oraz obecność na egzaminie: 20 godz. + 2 godz. + 3 godz. = 15 godz. (pomijamy ew. egzamin ustny) daje sumarycznie: 50+20+15+45+15=145 godz. co odpowiada ok. 6 punktom ECTS | |
| Liczba punktów ECTS na zajęciach wymagających bezpośredniego udziału nauczycieli akademickich: | Nakład pracy związany z zajęciami wymagającymi bezpośredniego udziału nauczycieli akademickich wynosi (konsultacje projektowe i do egzaminu) 15 + 10 = 25 godz., co odpowiada 1 ECTS. | |

| | |
|--|---|
| Liczba punktów ECTS, którą student uzyskuje w ramach zajęć o charakterze praktycznym | Nakład pracy związany z zajęciami o charakterze praktycznym wynosi ok. 75 godz., co odpowiada ok. 3 punktom ECTS. |
| E. Informacje dodatkowe | |
| Uwagi | - |
| Data ostatniej aktualizacji | 12.02.2015 |

Tabela 43. Efekty przedmiotowe

| Profil ogólnoakademicki – wiedza | |
|---|--|
| Efekt: | Student potrafi: ocenić łatwość i czas realizacji projektu z użyciem układów cpld/fpga i narzędzi wspomagających projektowanie cad |
| Kod: | SC_W01 |
| Weryfikacja: | projekt, egzamin |
| Powiązane efekty kierunkowe | K_W04, K_W07 |
| Powiązane efekty obszarowe | T1A_W04, T1A_W07, T1A_W03, T1A_W07 |
| Efekt: | Student potrafi: zaprojektować i przetestować poprawność realizacji systemu cyfrowego z układem sortującym i licznikiem synchronicznym |
| Kod: | SC_W02 |
| Weryfikacja: | projekt |
| Powiązane efekty kierunkowe | K_W03, K_W04, K_W07 |
| Powiązane efekty obszarowe | T1A_W01, T1A_W03, T1A_W04, T1A_W07, T1A_W03, T1A_W07 |
| Efekt: | Student potrafi: ocenić jakość realizacji projektu w układzie reprogramowalnym cpld/fgpa |
| Kod: | SC_W03 |
| Weryfikacja: | projekt |
| Powiązane efekty kierunkowe | K_W04, K_W07 |
| Powiązane efekty obszarowe | T1A_W04, T1A_W07, T1A_W03, T1A_W07 |
| Profil ogólnoakademicki – umiejętności | |
| Efekt: | Student potrafi: zaprojektować i przetestować poprawność realizacji systemu cyfrowego z układem sortującym i licznikiem synchronicznym |
| Kod: | SC_U01 |
| Weryfikacja: | projekt |

| | |
|-----------------------------|---|
| Powiązane efekty kierunkowe | K_U09, K_U15 |
| Powiązane efekty obszarowe | T1A_U08, T1A_U09, T1A_U14, T1A_U15 |
| Efekt: | Student potrafi: wskazać ograniczenia w algorytmach przetwarzania informacji i zaproponować realizację w układach reprogramowalnych |
| Kod: | SC_U02 |
| Weryfikacja: | projekt, egzamin |
| Powiązane efekty kierunkowe | K_U07 |
| Powiązane efekty obszarowe | T1A_U07 |

Profil ogólnoakademicki – kompetencje społeczne

| | |
|-----------------------------|---|
| Efekt: | Student potrafi: pracować indywidualnie i w zespole |
| Kod: | SC_K01 |
| Weryfikacja: | projekt, egzamin |
| Powiązane efekty kierunkowe | K_K03 |
| Powiązane efekty obszarowe | T2A_K03 |
| Efekt: | Student potrafi: opisać założenia projektowe systemu cyfrowego z uwzględnieniem techniki projektowania w układach reprogramowalnych przez użytkownika cpld/fpga |
| Kod: | SC_K02 |
| Weryfikacja: | projekt |
| Powiązane efekty kierunkowe | K_K04, K_K06 |
| Powiązane efekty obszarowe | T1A_K04, T1A_K06 |